

Computation is Power時代のCircuit Simulation

学習駆動コース 今岡ゼミ 中田 賢吾

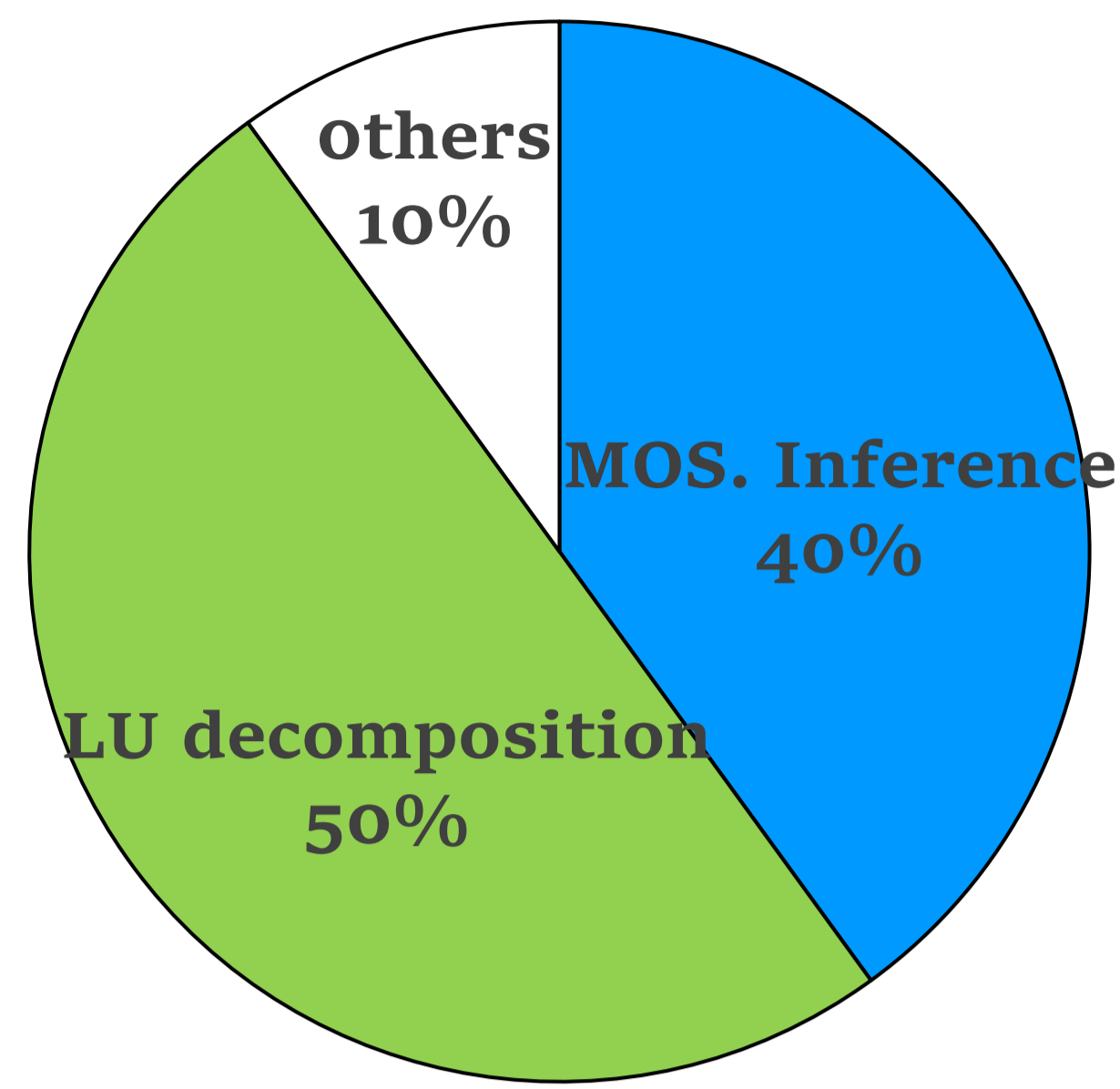


図1 シミュレーションに占める割合[1]

概要

既存の回路シミュレータは遅い!!!
原因はデバイスモデル、SOLVERにある。

①MOSFETの演算に要する時間は40%と非常に大きい(図1)。このMOSFETのモデルを作成するには離散値を連続値に変換してモデル化する必要がある(図2)。このモデルの演算を高速化することが重要である。大規模集積回路において、

デバイスモデルの種類 << 使用する素子数となる

そのため、1つのモデルで膨大な数の条件を計算する必要があるが、各条件に依存関係が生じないため並列処理が可能である。そのためGPUでデバイスモデルの計算を行うことで高速化が実現できる。しかし、現行のデバイスモデルは、物理式ベースのモデルであり、GPUでの計算にあまり向いていないこと、近年の微細化、新規デバイスへのモデリングへの対応に非常に時間が掛かることや線形領域での精度が悪いなど多くの問題がある。

②過渡応答シミュレーションはSOLVERに問題があり、長時間のシミュレーションを行うのが難しい。過渡応答シミュレーションは、微分方程式を解く際に積分をするために前の時間の解が分からないと解けない。従って必然的に逐次処理となる。2004年頃からCPUの動作周波数は大きくは改善されていないため逐次処理を行う現行のSOLVERには大きな問題がある。

実測のデータ(離散値)を数式にする必要がある

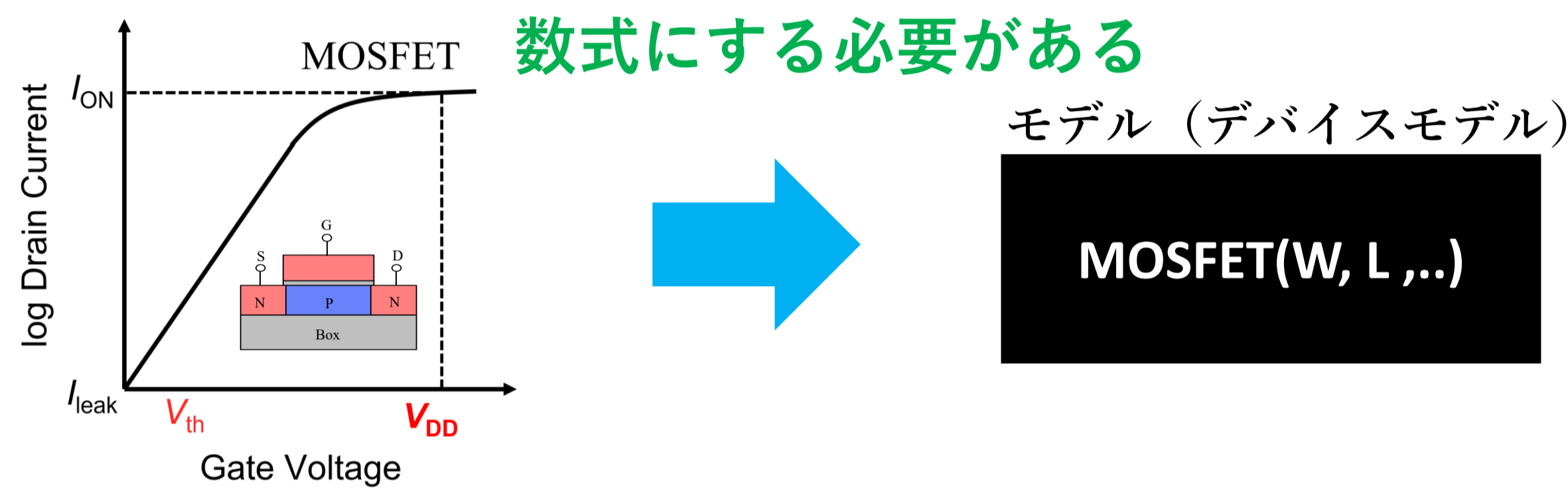


図2 デバイスモデルへの変換

解決手法①

GPUとの親和性が高い、ニューラルネットワーク(NN)モデリング

GPUやCPUでの高い並列処理性能、新規デバイスへの適用や線形領域での高精度化が実現できるNNモデルの活用を行った。図3に物理式ベースのモデルが現状存在しないPN-Body Tied (PNBT) SOI-FETのモデリングの結果を示す。線形表示、片対数表示の両方でうまくモデリングが出来ている。また、商用回路シミュレータであるADSにNNモデルを組み込みハーモニックバランス(HB)シミュレーションで半波整流シミュレータを行った結果を図4に示す。NNモデルを使っても回路シミュレーションが可能であることが分かる。MOSFETのモデリングの結果と先行研究の比較結果を図4と表1に示す。MOSFETにおいても高精度にモデリングが出来ていることが分かる。

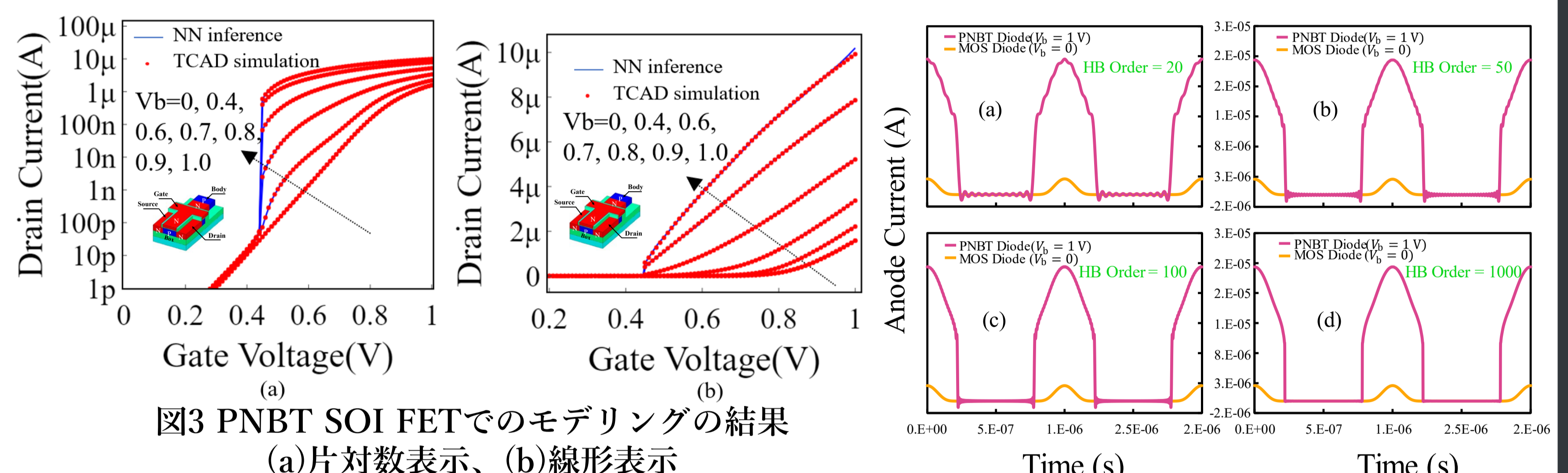


図3 PNBT SOI FETでのモデリングの結果 (a)片対数表示、(b)線形表示

図4 HBシミュレーションでのMOS DiodeとPNBT Diodeの結果 (a)20次、(b)50次、(c)100次、(d)1000次

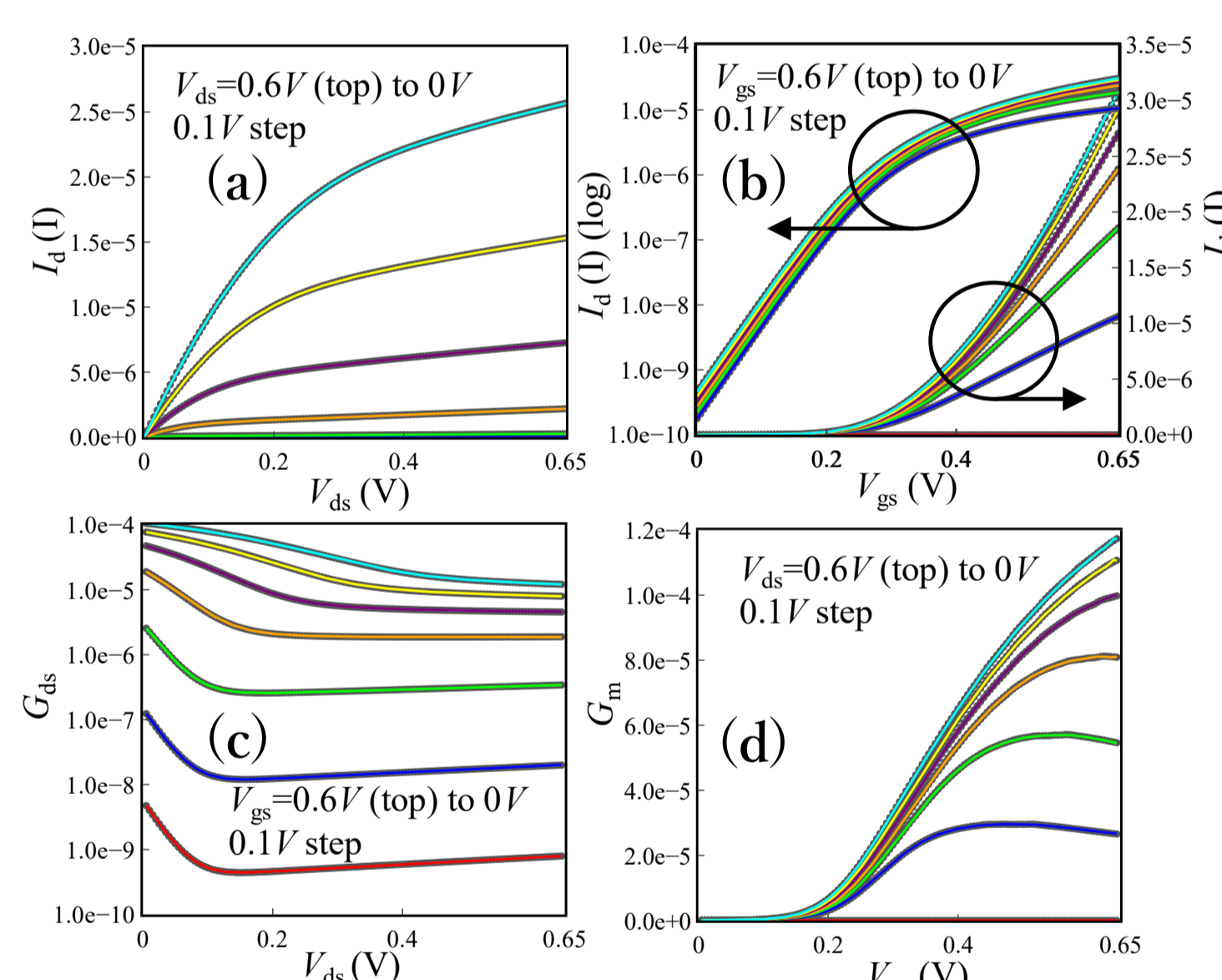


図6 MOSFETでの回帰モデルとテストデータの比較結果 (a) I_d - V_{gs} 特性 (b) I_d - V_{ds} 特性 (c)トランスコンダクタンス (d)出力コンダクタンス

表1 先行研究とのバラツキ(3σ)の比較

	Our (Linear)	Our (NN)	[2]	[3]
BSIM	×	×	○	○
Gradient information	×	×	○	×
I_d (3σ)	0.02%	0.14%	1.30%	1.09%
G_m (3σ)	0.12%	0.36%	4.10%	2.97%
G_{ds} (3σ)	0.23%	2.07%	2.90%	6.61%
NN model	×	64-32	8-8-8	28
Polynomial degree	34	×	-	-

解決手法②

PINNを活用した並列処理可能な微分形SOLVERの提案

Physics-Informed Neural Networks (PINN)を使って微分方程式を微分形で解くことで、並列処理可能であるかの実験を行った結果を図6に示す。積分形では前の時間が正しくないと正しい答えが求まらないが、PINNを用いた本手法では、影響を受けずに並列処理が可能であることが分かる。また、ニューラルネットワークを活用しているためGPUへの移植性も非常に高い。

今後の展望

CPUやGPUなどの大規模集積回路の過渡応答シミュレーション検証

CPUやGPUなどのASIC設計において長時間の過渡応答シミュレーションを行えるようになれば、GPUの台数を増やすだけで、飛躍的にシミュレーションできる領域が格段に向上する。また、アナログ回路、SRAMやCMOSイメージセンサなど様々な領域で活用が期待できるため今後更なる検討を行う必要がある。

参考文献

- [1] 小川 公裕, アナログ回路設計現場におけるSpice回路シミュレータの理論と使い方, 情報機構
- [2] M.-Y. Kao, H. Kam, and C. Hu, "Deep-Learning-Assisted Physics-Driven MOSFET Current-Voltage Modeling," IEEE Electron Device Lett.
- [3] K. Sheelvardhan, S. Gugliani, M. Ehteshamuddin, S. Roy, and A. Dasgupta, "Machine Learning Augmented Compact Modeling for Simultaneous Improvement in Computational Speed and Accuracy," IEEE Trans. Electron Devices

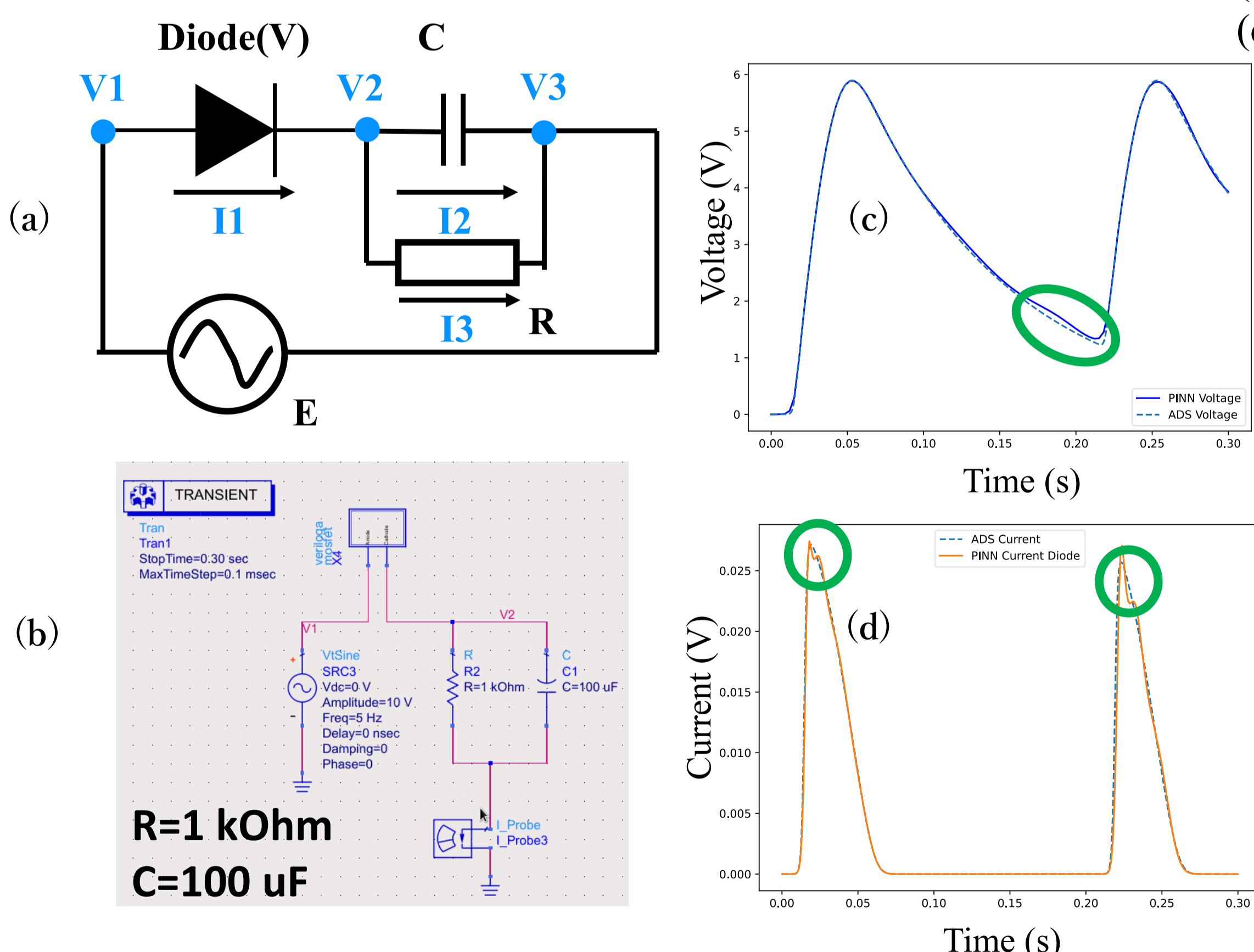


図7 PINNを用いたSOLVERでの半波整流の過渡応答sim結果と回路図 (a)半波整流の回路図 (b)ADSでの構成図 (c)電圧-時間グラフ (d)電流-時間グラフ

謝辞

本研究は、JST-CREST (JPMJCR20Q1) の支援を受けたものである。本研究は、高エネルギー加速器研究機構 (KEK) およびラピセミコンダクタ株式会社の協力を受けています。本研究は、東京大学VDEC 活動を通して、日本ケイデンス・デザイン・システムズ株式会社およびシーメンス EDA ジャパン株式会社およびキーサイト・テクノロジー株式会社の協力で行われたものである。

